



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

①2 Offenlegungsschrift
①0 DE 42 38 080 A 1

⑤1 Int. Cl.⁵:
H 01 L 21/90
H 01 L 23/532
H 01 L 23/535
H 01 L 21/285

②1 Aktenzeichen: P 42 38 080.4
②2 Anmeldetag: 11. 11. 92
②3 Offenlegungstag: 13. 5. 93

DE 42 38 080 A 1

③0 Unionspriorität: ③2 ③3 ③1
11.11.91 JP 3-323923 09.03.92 JP 4-50839

⑦1 Anmelder:
Mitsubishi Denki K.K., Tokio/Tokyo, JP

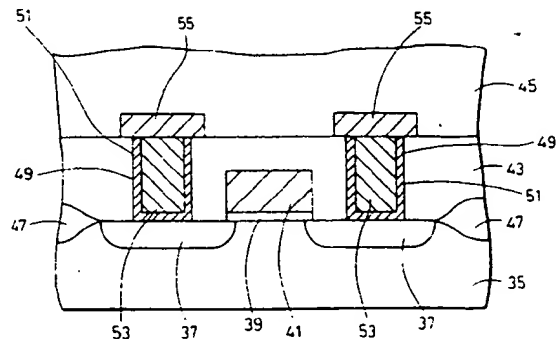
⑦4 Vertreter:
Prüfer, L., Dipl.-Phys.; Materne, J.,
Dipl.-Phys.Dr.rer.nat.habil., Pat.-Anwälte, 8000
München

⑦2 Erfinder:
Mori, Kenichi; Tsukamoto, Katsuhiko, Itami, Hyogo,
JP

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Verbindungsstruktur für leitende Schichten einer Halbleitervorrichtung und ein Verfahren zu deren Herstellung

⑤7 Eine, auf einem, durch die Ausbildung eines Durchgangsloches (49) freiliegendem, Störstellenbereich (37) ausgebildete natürliche Oxidschicht wird durch eine Titansilizidschicht (51), die mit einem CVD-Verfahren gebildet wird, reduziert. Die natürliche Oxidschicht wird zu der Zeit der Ausbildung der Titansilizidschicht (51) reduziert. Das zur Ausbildung der Titansilizidschicht (51) benutzte Silizium wird von einem Silizium enthaltenden Gas zugeführt. Dadurch kann die Titansilizidschicht (51) vom übermäßigen Eindringen in den Störstellenbereich (37) abgehalten werden.



DE 42 38 080 A 1

Beschreibung

Die vorliegende Erfindung bezieht sich auf eine Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung, welche eine obere leitende Schicht und eine untere leitende Schicht elektrisch verbindet und ein Verfahren zu deren Herstellung. Genauer bezieht sie sich auf ein Herstellungsverfahren für eine Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung mit einer natürlichen Oxidschicht, die unter Benutzung einer Titansilizidschicht entfernt wird, und mit einer Verbindungsstruktur für leitende Schichten, die unter Benutzung dieses Verfahrens ausgebildet werden.

Sputtern und CVD (Chemical Vapor Deposition = Gasphasenabscheidung) sind als Schichtablagerungstechniken wohl bekannt. Sputtern hat den Vorteil, daß eine Schicht ohne die Notwendigkeit des Einstellens des Gasflusses und der Temperatur, wie in dem Fall der Benutzung von CVD, leicht erhalten wird. Ein Verfahren zur Ausbildung einer oberen leitenden Schicht mit Sputtern wird später noch beschrieben.

Bezugnehmend auf Fig. 17 wird eine Zwischenschichtisolierschicht 3 auf einer unteren leitenden Schicht 5 ausgebildet. Ein Durchgangslot 6, welches die untere leitende Schicht 5 erreicht, wird in der Zwischenschichtisolierschicht 3 ausgebildet. Ar-Ionen werden zum Zusammenprall mit einer Aluminiumplatte 1 gebracht, und aufgrund des Zusammenpralles fallen die Aluminiumatome nach unten. Dieser Prozeß wird fortgesetzt bis als Ergebnis der in Fig. 19 gezeigte Zustand, über den in Fig. 18 gezeigten Zustand, erreicht ist. Das Bezugszeichen 7 bezeichnet eine obere leitende Schicht aus Aluminium.

Jedoch fallen in der Praxis die Aluminiumatome nicht wie in Fig. 17 gezeigt senkrecht nach unten. Der Fall der Aluminiumatome wird, verursacht durch den Zusammenprall mit Ar-Ionen, in verschiedenen Richtungen beobachtet, wie in Fig. 20 gezeigt. In der Ecke 10 des Durchgangslotes 9 wird ein Aluminiumfilm nur schwierig ausgebildet.

Die Öffnungsgröße des Durchgangslotes 9 ist, übereinstimmend mit der kleiner werdenden Größe der Vorrichtungen, kleiner geworden. Die Dicke der Zwischenschichtisolierschicht 3 ist unter Berücksichtigung der Möglichkeit eines Defektes im wesentlichen auf einen konstanten Wert festgelegt. Darum wird das Längenverhältnis (Lochtiefe/Öffnungsgröße des Loches) des Durchgangslotes unvermeidlich erhöht. Ein größeres Längenverhältnis macht es für die Aluminiumatome noch schwieriger die Ecke 10 des Durchgangslotes 9 zu erreichen. Das bringt Probleme mit sich, die nachfolgend beschrieben werden.

Fig. 21 ist eine Schnittansicht einer Halbleitereinrichtung, bei der eine obere leitende Schicht 7 aus Aluminium auf einer Zwischenschichtisolierschicht 3 mit einem Durchgangslot 9 mit großem Längenverhältnis ausgebildet wird.

Fig. 22 zeigt den Zustand der Halbleitereinrichtung nach der Ausbildung der oberen leitenden Schicht 7. Es ist zu sehen, daß die Öffnung des Durchgangslotes 9 mit Aluminium verschlossen ist bevor das Innere des Durchgangslotes 9 vollständig mit Aluminium gefüllt ist, was in einem Hohlraum 11 in dem Durchgangslot 9 resultiert. Der Hohlraum 11 verursacht einen höheren elektrischen Widerstand in der Aluminiumschicht im Durchgangslot 9. Das führt zu einer erhöhten Wahrscheinlichkeit von Elektromigration in diesem Teil. Elektromigration ist ein Phänomen, bei dem Metallatome verfrachtet werden, wenn eine hohe Strombelastung an dem Metall anliegt. Wenn die Metallatome in der zu der Stromrichtung entgegengesetzten Richtung wandern, wird auf der Kathodenseite kein Aluminium mehr sein und so ein Hohlraum gebildet, wohingegen sich das Aluminium auf der Anodenseite sammelt und Aufwürfe und Whisker (Haarkristalle) bildet. Der durch die Elektromigration verursachte Defekt beinhaltet einen Anstieg des Verbindungswiderstandes und Verbindungsunterbrechung aufgrund von Hohlräumen und Kurzschlüssen zwischen Mehrschichtverbindungen aufgrund von Aufwürfen und Whiskern.

Darum wird eine obere leitende Schicht unter Benutzung eines CVD-Verfahrens ausgebildet, wenn das Längenverhältnis eines Durchgangslotes groß ist. Bei dem CVD-Verfahren wird eine Schicht durch die Berührung des Gases mit der Schicht bildenden Fläche ausgebildet. Gas kann sich leicht in die Ecke eines Durchgangslotes ausbreiten. Das bedeutet, daß das Innere eines Durchgangslotes vollständig ausgefüllt werden kann, sogar dann wenn das Durchgangslot ein großes Längenverhältnis hat.

Ein Verfahren zum Auffüllen eines Durchgangslotes mit einer leitenden Schicht durch ein CVD-Verfahren wird nachfolgend beschrieben. Dieses Verfahren ist z. B. in 1990 IEEE June 12-13, 1990 VMIC Conference pp. 219-225 "CONTACT HOLE FILL WITH LOW TEMPERATURE LPCVD TiN" Ivo J. Raaijmakers et. al. offenbart.

Fig. 23 zeigt, daß die Zwischenschichtisolationsschicht 19 selektiv zur Ausbildung eines Durchgangslotes 21, welches den Störstellenbereich 17 erreicht, geätzt wird. Das Bezugszeichen 13 bezeichnet ein Siliziumsubstrat und das Bezugszeichen 15 eine Feldoxidschicht.

Fig. 24 zeigt, daß auf dem freiliegenden Störstellenbereich 17 durch den Sauerstoff der Atmosphäre eine natürliche Oxidschicht 23 gebildet wird. Da die Anwesenheit einer natürlichen Oxidschicht 23 die elektrische Verbindung zwischen dem Störstellenbereich 17 und einer später auszubildenden TiN-Schicht verringern würde, wird die natürliche Oxidschicht 23 wie folgt reduziert.

Fig. 25 zeigt, daß durch Sputtern eine Ti-Schicht 25 auf der ganzen Hauptoberfläche des Siliziumsubstrates 13 ausgebildet wird.

Fig. 26 zeigt, daß das Siliziumsubstrat 13 für 30 Sekunden einer Wärmebehandlung in einer Stickstoffatmosphäre bei einer Temperatur von 650°C unterzogen wird. Der Teil der Ti-Schicht, der in Kontakt mit der Zwischenschichtisolierschicht 19 ist, wird eine TiN (O)-Schicht 29. Die TiN (O)-Schicht 29 ist eine TiN-Schicht mit in dieser Schicht verteiltem Sauerstoff.

Aus dem betreffenden Teil der Ti-Schicht, die in Kontakt mit dem Störstellenbereich 17 steht, diffundiert Ti in den Störstellenbereich 17 und wird in dem Störstellenbereich 17 an Si gebunden, was in der Bildung von $TiSi_x$ 27 ($0 < x < 2$) resultiert. Da $TiSi_x$ reduzierend ist, reagiert ein Teil des $TiSi_x$ mit dem O der natürlichen Oxidschicht

und wird zu TiSiO . So wird die natürliche Oxidschicht reduziert.

Fig. 27 zeigt, das durch ein CVD-Verfahren eine TiN-Schicht 31 auf der ganzen Hauptoberfläche des Siliziumsubstrates 13 ausgebildet wird. Das Durchgangsloch 21 kann vollständig mit der TiN-Schicht 31 aufgefüllt werden, sogar dann wenn das Längenverhältnis des Durchgangsloches 21 groß ist, da die Ausbildung mit einem CVD-Verfahren durchgeführt wird.

Fig. 28 zeigt, das eine Al-Cu-Schicht 33 auf der TiN-Schicht 31 ausgebildet wird. Die Al-Cu-Schicht 33 dient zur Verbesserung der Leitfähigkeit der Verbindungsschicht.

In dem oben beschriebenen konventionellen Verfahren wird das Silizium zur Bildung des TiSi_x 27 vom Störstellenbereich 17 zur Verfügung gestellt. Wenn die Reaktion zwischen Ti und Si zu stark ist, wird das TiSi_x 27 durch den Störstellenbereich 17, wie in Fig. 29 gezeigt, brechen und den pn-Übergang beschädigen. Daraus folgt, das ein Leckstrom auftritt.

Die Dicke der oberen Verbindungsschicht ist aufgrund ihrer dreischichtigen Struktur aus Al-Cu-Schicht 33, TiN-Schicht 31 und TiN (O)-Schicht 29 groß. Das führt zu einem größeren gestuften Bereich in den über der oberen Verbindungsschicht gelegenen Schichten mit Problemen, wie der Möglichkeit der Verbindungsunterbrechung in einer Verbindungsschicht über der auf der oberen Verbindungsschicht liegenden Schicht.

Die vorliegende Erfindung ist zur Lösung der oben beschriebenen herkömmlichen Probleme vorgesehen.

Aufgabe der vorliegenden Erfindung ist es ein Verfahren zur Herstellung einer Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung bereitzustellen, bei dem die leitende Schicht zur Reduzierung einer natürlichen Oxidschicht benutzt werden kann ohne dabei übermäßig in eine untere leitende Schicht einzudringen.

Infolgedessen wird eine Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung geschaffen, die eine leitende Schicht, welche zur Reduzierung einer natürlichen Oxidschicht benutzt wird, aufweist, die nicht übermäßig in eine untere leitende Schicht eindringt.

Daraus folgt das die vorliegende Erfindung ein Verfahren zur Herstellung einer Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung bereitstellt, das die Beschädigung eines pn-Überganges verhindern kann.

Weiter folgt aus der vorliegenden Erfindung das eine Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung bereitgestellt wird, bei der der elektrische Widerstand der leitenden Schicht in einem Durchgangsloch reduziert werden kann.

Mit der vorliegenden Erfindung wird außerdem eine Verbindungsstruktur für leitende Schichten einer Halbleitereinrichtung bereitgestellt, bei der der gestufte Bereich reduziert werden kann.

Entsprechend einem Gesichtspunkt der vorliegenden Erfindung wird eine auf einer unteren leitenden Schicht ausgebildete Isolierschicht durch Ätzen selektiv entfernt um ein Durchgangsloch, welches die untere leitende Schicht erreicht, auszubilden. Eine natürliche Oxidschicht wird auf der unteren leitenden Schicht in dem Durchgangsloch gebildet. Mit einem CVD-Verfahren unter Benutzung eines Titan enthaltenden Gases und eines Silizium enthaltenden Gases, oder durch ein Sputter-Verfahren mit Titansilizid als Ziel, wird zur Reduzierung der natürlichen Oxidschicht eine Titansilizidschicht auf der natürlichen Oxidschicht ausgebildet. Dann wird eine leitende Verbindungsschicht zum elektrischen Verbinden einer oberen leitenden Schicht und einer unteren leitenden Schicht ausgebildet. Am Schluß wird eine obere leitende Schicht auf einer Isolierschicht zur elektrischen Verbindung mit der leitenden Verbindungsschicht ausgebildet.

Gemäß einem anderen Gesichtspunkt der vorliegenden Erfindung sind eine auf einer unteren leitenden Schicht ausgebildete Isolationsschicht mit einem Durchgangsloch, welches bis zu der tieferen leitenden Schicht reicht, eine in dem Durchgangsloch auf der unteren leitenden Schicht ausgebildete Titansilizidschicht, und eine aus TiN gebildete leitende Verbindungsschicht zum elektrischen Verbinden der Titansilizidschicht und der oberen leitenden Schicht vorgesehen. Es ist kein TiN (O) in dem Durchgangsloch. Eine obere leitende Schicht, welche elektrisch mit der leitenden Verbindungsschicht verbunden ist, wird auf der Isolationsschicht ausgebildet.

Gemäß einem weiteren Gesichtspunkt der vorliegenden Erfindung wird ein Durchgangsloch mit einer ausschließlich aus TiN, ausschließlich Ti, oder ausschließlich TiSi_2 , mit einem CVD-Verfahren gebildeten, leitenden Verbindungsschicht aufgefüllt. Eine obere leitende Schicht einer Einzelschichtstruktur wird zur elektrischen Verbindung mit der leitenden Verbindungsschicht auf der Isolationsschicht ausgebildet.

Gemäß einem Gesichtspunkt der vorliegenden Erfindung wird die natürliche Oxidschicht unter Verwendung einer durch ein CVD-Verfahren oder ein Sputter-Verfahren gebildeten Titansilizidschicht reduziert. Genauer wird die natürliche Oxidschicht durch Ausbildung einer Titansilizidschicht reduziert. Das zur Ausbildung der Titansilizidschicht benutzte Silizium wird im Fall des CVD-Verfahrens von einem Silizium enthaltenden Gas zugeführt, und im Fall des Sputterns von einem Ziel (im weiteren Target) genannt. Dadurch kann die Titansilizidschicht davon abgehalten werden übermäßig in die untere leitende Schicht einzudringen.

Eine weitere Anwendung der vorliegenden Erfindung ist eine Verbindungsstruktur für leitende Schichten, die nach dem ersten genannten Gesichtspunkt hergestellt wird. TiN, nicht TiN (O), wird in dem Durchgangsloch ausgebildet. TiN hat im Vergleich zu TiN (O) einen niedrigeren elektrischen Widerstand. Dadurch kann der elektrische Widerstand der leitenden Schicht in dem Durchgangsloch reduziert werden.

Ein weiterer Gesichtspunkt der vorliegenden Erfindung erlaubt eine Reduzierung in dem gestuften Bereich, da die obere leitende Schicht von einer Einzelschichtstruktur gebildet wird.

Weitere Merkmale und Zweckmäßigkeiten der Erfindung ergeben sich aus der Beschreibung von Ausführungsbeispielen anhand der Figuren.

Von den Figuren zeigen:

Fig. 1 eine Schnittansicht eines MOS-Feldeffekttransistors der entsprechend einer ersten Ausführungsform der vorliegenden Erfindung hergestellt wird;

Fig. 2 bis 7 Schnittansichten eines MOS-Feldeffekttransistors der ersten Ausführungsform der vorliegenden

Erfindung, die die jeweiligen ersten bis sechsten Herstellungsschritte 1 bis 6 zeigen;

Fig. 8 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer zweiten Ausführungsform der vorliegenden Erfindung;

Fig. 9 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer dritten Ausführungsform der vorliegenden Erfindung;

Fig. 10 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer vierten Ausführungsform der vorliegenden Erfindung;

Fig. 11 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer fünften Ausführungsform der vorliegenden Erfindung.

Fig. 12 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer sechsten Ausführungsform der vorliegenden Erfindung;

Fig. 13 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten entsprechend der sechsten Ausführungsform der vorliegenden Erfindung, die einen Herstellungsschritt davon zeigt;

Fig. 14 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer siebten Ausführungsform der vorliegenden Erfindung;

Fig. 15 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer achten Ausführungsform der vorliegenden Erfindung;

Fig. 16 eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt nach einer neunten Ausführungsform der vorliegenden Erfindung;

Fig. 17 bis 19 Schnittansichten, die einen ersten, einen zweiten bzw. einen dritten Schritt der Bildung einer Aluminiumschicht mit einem idealen Sputter-Verfahren zeigen;

Fig. 20 eine Schnittansicht die eine Bildung einer Aluminiumschicht durch tatsächliches Sputtern darstellt;

Fig. 21 und 22 Schnittansichten, die einen ersten Schritt bzw. einen zweiten Schritt der Bildung einer Aluminiumschicht durch Sputtern in einem Durchgangsloch mit einem großen Längenverhältnis zeigen.

Fig. 23 bis 28 Schnittansichten einer Verbindungsstruktur für leitende Schichten einer herkömmlichen Halbleitereinrichtung, die jeweils einen der ersten bis sechsten Schritte der Herstellung dieser zeigen;

Fig. 29 eine Schnittansicht einer Halbleitereinrichtung, die den Zustand einer Titansilizidschicht, der einen pn-Übergang zerstört, zeigen.

Fig. 1 ist eine Schnittansicht eines MOS-Feldeffekttransistors entsprechend einer ersten Ausführungsform der Erfindung. Störstellenbereiche 37 sind mit einem Abstand dazwischen auf dem Siliziumsubstrat 35 ausgebildet. Der Feldeffekttransistor umfaßt eine Gate-Oxidschicht 39 und eine Gate-Elektrode 41. Auf dem Siliziumsubstrat 35 ist eine Zwischenschicht-Isolierschicht 43 ausgebildet. Ein Durchgangsloch 49, welches den Störstellenbereich 37 erreicht, ist auf der Zwischenschicht-Isolierschicht 43 ausgebildet. Eine TiSi_x -Schicht (Titansilizidschicht) 51 ist auf dem Störstellenbereich 37 und an der Seitenwand des Durchgangsloches 49 ausgebildet. Das Durchgangsloch 49 ist mit einer TiN-Schicht 53 aufgefüllt. Eine Al-Schicht 55 ist auf der Zwischenschicht-Isolierschicht 43 zur elektrischen Verbindung mit der TiN-Schicht 53 ausgebildet. Das Bezugszeichen 45 bezeichnet eine Isolierschicht.

Die erste Ausführungsform der vorliegenden Erfindung wird nachfolgend beschrieben. Bezugnehmend auf Fig. 2 ist ein Störstellenbereich 59 in einem Siliziumsubstrat 57 ausgebildet. Das Bezugszeichen 65 ist eine Feldoxidschicht. Eine Zwischenschicht-Isolierschicht 61 ist überall auf dem Siliziumsubstrat 57 ausgebildet. Ein Durchgangsloch 63, welches den Störstellenbereich 59 erreicht, ist in der Zwischenschicht-Isolierschicht 61 ausgebildet.

Bezugnehmend auf Fig. 3 ist eine natürliche Oxidschicht 67 durch den Sauerstoff in der Atmosphäre auf dem Störstellenbereich 59 ausgebildet.

Um die natürliche Oxidschicht 67 zu reduzieren ist mit einem CVD-Verfahren eine Titansilizidschicht 69, wie in Fig. 4 gezeigt, ausgebildet. Die Bedingungen sind wie folgt.

Temperatur:	700—800°C
Druck:	20—40 Pa
Gasfluß:	TiCl_4 25 sccm
	SiH_4 50—200 sccm
Schichtwachstumsrate:	20—40 nm/min

Die durch dieses CVD ausgebildete Titansilizidschicht besteht aus TiSi_x , wobei für x gilt: $0 < x < 2$. Es ist x < 2 gehalten, da Titansilizid für x = 2 stabil wird, was in einer schwachen Reduzierung resultiert. Die, die Reduzierung einer natürlichen Oxidschicht zeigende, Reaktionsformel ist:



SiO_y repräsentiert eine natürliche Oxidschicht. y ist ein Wert nahe 2. Das bedeutet, daß die Schicht nicht aus SiO_2 besteht, da die natürliche Oxidschicht nicht mit einem positiven Überschuß von Sauerstoff für das Silizium ausgebildet wurde. Es ist außerdem anzumerken, daß nicht das gesamte Titansilizid zu TiSi_xO_y wird. Die Mehrheit des Titansilizids bleibt wie es ist, und nur ein wenig TiSi_xO_y befindet sich in dem Titansilizid. Die obige Formel ist nur ein Beispiel zur Darstellung der Reduzierung einer natürlichen Oxidschicht, und die natürliche Oxidschicht kann in der Praxis durch verschiedene Reaktionen reduziert werden. Die natürliche Oxidschicht kann auch durch die Ausbildung einer Titansilizidschicht durch Sputtern mit Titansilizid als Target reduziert werden.

Die TiN-Schicht 71 wurde auf der Titansilizidschicht 69 ausgebildet, wie in Fig. 5 gezeigt. Die Bedingungen waren wie folgt:

Temperatur:	400—800°C (bevorzugterweise 400—800°C)	
Druck:	1—100 Pa	5
Gasfluß:	TiCl ₄ 25 sccm	
	MH ₃ 25—100 sccm	
Verdünnungsgas:	N ₂ 0—300 sccm (bevorzugterweise 250 sccm)	
Schichtwachstumsrate:	70—150 Å/min	10

Ar kann als Verdünnungsgas benutzt werden.

Bezugnehmend auf Fig. 6 werden die TiN-Schicht 71 und die Titansilizidschicht 69 überall geätzt um die Titansilizidschicht 69 und die TiN-Schicht 71 nur in dem Durchgangsloch 63 zu belassen.

Bezugnehmend auf Fig. 7 ist eine Al-Schicht 73 auf der Zwischenschicht-Isolierschicht 61 mit einem Sputterverfahren ausgebildet. Dies vervollständigt die erste Ausführungsform der vorliegenden Erfindung. 15

Die Herstellungszeitdauer kann reduziert werden, da die erste Ausführungsform der vorliegenden Erfindung die Titansilizidschicht 69 und die TiN-Schicht 71 sukzessive mit einem CVD-Verfahren ausbildet. Der elektrische Widerstand kann reduziert werden, da die Titanitridschicht ausschließlich aus TiN gebildet wird. Es ist bekannt, daß der elektrische Widerstand proportional zur Menge des Sauerstoffs im TiN ansteigt. Dies ist beschrieben in 1987 American Vacuum Society "Nitrogen, Oxygen, and Argon Incorporation During Reactive Sputter Deposition of Titanium Nitride" pp. 1723—1729. 20

Fig. 8 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit einer zweiten Ausführungsform der vorliegenden Erfindung. Gemäß der zweiten Ausführungsform wird die natürliche Oxidschicht auf dem Störstellenbereich 77 durch eine Titansilizidschicht 81, die auf dem Störstellenbereich 77 mit einem selektiven CVD-Verfahren gebildet wird, entfernt. Eine TiN-Schicht 83 ist durch ein CVD-Verfahren ausgebildet. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 75, eine Feldoxidschicht 79, eine Zwischenschichtisolationsschicht 85, ein Durchgangsloch 87, und eine Al-Schicht 89. 25

Fig. 9 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten die mit einer dritten Ausführungsform der vorliegenden Erfindung hergestellt wurde. Die dritte Ausführungsform umfaßt eine W-Schicht 105 als obere leitende Schicht. Da die W-Schicht 105 keine gute Bindungskraft zur Zwischenschichtisolierschicht 101 hat, werden die TiN-Schicht 99 und die Titansilizidschicht 97 nicht vollständig geätzt und verbleiben. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 91, einen Störstellenbereich 93, eine Feldoxidschicht 95, und ein Durchgangsloch 103. 30

Fig. 10 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit einer vierten Ausführungsform der vorliegenden Erfindung. Die vierte Ausführungsform verwendet eine Titansilizidschicht 113 und eine TiN-Schicht 115 als die obere leitende Schicht. Die vierte Ausführungsform hat einen Vorteil in der Vereinfachung des Schrittes zur Ausbildung der oberen leitenden Schicht, da die das Durchgangsloch 119 füllende leitende Schicht die obere leitende Schicht darstellt. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 107, einen Störstellenbereich 109, eine Feldoxidschicht 111 und eine Zwischenschicht-Isolierschicht 117. 40

Fig. 11 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit einer fünften Ausführungsform der vorliegenden Erfindung. Bei der fünften Ausführungsform ist das Durchgangsloch 135 nicht vollständig mit einer TiN-Schicht 129 ausgefüllt, und eine W-Schicht 131 ist in dem offenen Raum ausgebildet. Die W-Schicht 131 ist mit einem CVD-Verfahren ausgebildet. Da W einen niedrigen elektrischen Widerstand im Vergleich zu TiN hat, ist es möglich den elektrischen Widerstand in der fünften Ausführungsform im Vergleich zu der ersten Ausführungsform weiter zu senken. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 121, einen Störstellenbereich 123, eine Feldoxidschicht 125, eine Titansilizidschicht 127, eine Zwischenschicht-Isolierschicht 133 und eine Al-Schicht 137. 45

Fig. 12 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten hergestellt mit einer sechsten Ausführungsform der vorliegenden Erfindung. Das Durchgangsloch 151 ist mit der TiN-Schicht 149 gefüllt. Die obere leitende Schicht wird nur durch eine einzige Schicht, bestehend aus der Al-Schicht 153, gebildet. Daher ist die Dicke der oberen, leitenden Schicht gering, so daß die sich über der oberen leitenden Schicht erstreckende Schicht und die Zwischenschicht-Isolierschicht 147 in dieser Hinsicht einen reduzierten gestuften Teil haben werden. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 141, einen Störstellenbereich 143, eine Feldoxidschicht 145 und eine Zwischenschicht-Isolierschicht 147. 55

Fig. 13 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit der sechsten Ausführungsform der vorliegenden Erfindung, wobei (a)—(e) deren Herstellungsschritte zeigen. Bezugnehmend auf Fig. 13(a) ist das Durchgangsloch 151 in der Zwischenschicht-Isolierschicht 147 ausgebildet. 60

Bezugnehmend auf Fig. 13(b) ist die TiN-Schicht 149 durch ein CVD-Verfahren ausgebildet. Die Bedingungen sind wie folgt:

65

Temperatur: 700°C
 Druck: 50 Pa
 Gasfluß: TiCl₄ 25 sccm
 NH₃ 25 sccm
 Verdünnungsgas: N₂ 250 sccm

Bezugnehmend auf Fig. 13(c) wurde die auf der Zwischenschicht-Isolierschicht 147 ausgebildete TiN-Schicht 149 durch Ätzen entfernt.

Bezugnehmend auf Fig. 13(d) wird die Al-Schicht 153 auf der Zwischenschicht-Isolierschicht 147 mit einem Sputterverfahren ausgebildet.

Bezugnehmend auf Fig. 13(e) wurde eine vorbestimmte Struktur auf die Al-Schicht 153 gebracht. Obwohl das Durchgangsloch 151 in der vorliegenden Ausführungsform ausschließlich mit der TiN-Schicht 149 vollständig aufgefüllt ist, kann das Durchgangsloch 151 ausschließlich mit einer Titansilizidschicht aufgefüllt sein.

Fig. 14 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit einer siebten Ausführungsform der vorliegenden Erfindung. Der Störstellenbereich 157 ist auf dem Siliziumsubstrat 155 ausgebildet. Das bis in den Störstellenbereich 157 reichende Durchgangsloch 169 ist in der Zwischenschicht-Isolierschicht 161 ausgebildet. Die TiSi₂-Schicht 165 ist entlang der inneren Wand des Durchgangsloches 169 ausgebildet. Die TiN-Schicht 163 ist im Inneren der TiSi₂-Schicht 165 ausgebildet. Die TiN-Schicht 171 ist auf der Zwischenschicht-Isolierschicht 161 zum Einrichten des elektrischen Kontaktes mit der TiN-Schicht 163 und der TiSi₂-Schicht 165 ausgebildet. Die W-Schicht 167 ist auf der TiN-Schicht 171 ausgebildet. Die obere leitende Schicht wird von einer Zweischichtstruktur aus der TiN-Schicht 171 und der W-Schicht 177 gebildet um die Dicke der oberen leitenden Schicht zu reduzieren.

Die siebte Ausführungsform der vorliegenden Erfindung kann durch die Ausbildung einer TiN-Schicht 171 und dann einer W-Schicht 167 auf der in Fig. 6 gezeigten Zwischenschicht-Isolierschicht 61, gefolgt von einem Strukturierungsschritt, implementiert werden.

Fig. 15 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit einer achten Ausführungsform der vorliegenden Erfindung. Im Vergleich mit der Zweischichtstruktur der oberen leitenden Schicht in der siebten Ausführungsform aus Fig. 14 hat die obere leitende Schicht der achten Ausführungsform eine Einzelstruktur, gebildet ausschließlich von der TiN-Schicht 187. Daher werden die sich über der oberen leitenden Schicht erstreckende Schicht und außerdem die darunterliegende Zwischenschicht-Isolierschicht 179 eine in dieser Hinsicht weiter reduzierten gestuften Teil haben. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 173, eine Feldoxidschicht 175, einen Störstellenbereich 177, eine Zwischenschicht-Isolierschicht 179, eine TiSi₂-Schicht 181, eine TiN-Schicht 183 und ein Durchgangsloch 185.

Fig. 16 ist eine Schnittansicht einer Verbindungsstruktur für leitende Schichten, hergestellt mit einer neunten Ausführungsform der vorliegenden Erfindung. In der vorliegenden Ausführungsform ist die, das Durchgangsloch 197 füllende, TiN-Schicht 195 als die obere leitende Schicht eingeführt. Die Halbleitereinrichtung mit der vorliegenden Verbindungsstruktur für leitende Schichten umfaßt ein Siliziumsubstrat 189, eine Feldoxidschicht 191, einen Störstellenbereich 193 und eine Zwischenschicht-Isolierschicht 199. Die neunte Ausführungsform weist den Herstellungsschritt aus Fig. 13(b), gefolgt von einem Strukturierungsschritt der TiN-Schicht 149 auf.

Obwohl die Durchgangslöcher der Ausführungsformen 1 bis 5, der Ausführungsform 7 und der Ausführungsform 8 mit einer TiN-Schicht gefüllt sind, kann das Durchgangsloch anstatt dessen mit einer Ti-Schicht aufgefüllt sein.

Obwohl das Durchgangsloch der sechsten und der neunten Ausführungsform mit einer TiN-Schicht gefüllt ist, kann das Durchgangsloch ausschließlich mit einer Ti-Schicht oder ausschließlich mit einer TiSi₂-Schicht aufgefüllt sein.

Entsprechend einem Gesichtspunkt der vorliegenden Erfindung wird das für die Bildung einer Titansilizidschicht benutzte Silizium von einem Silizium enthaltenden Gas bereitgestellt. Dadurch kann die Titansilizidschicht davon abgehalten werden übermäßig in die untere leitende Schicht einzudringen. Dadurch kann das Problem der Störung des pn-Überganges, verursacht durch das übermäßige Eindringen der Titansilizidschicht in die untere leitende Schicht, verhindert werden.

Entsprechend einem weiteren Gesichtspunkt der vorliegenden Erfindung besteht das in einem Durchgangsloch ausgebildete Titanitrid nur aus TiN. Darum kann der elektrische Widerstand der leitenden Schicht in einem Durchgangsloch im Vergleich zu den Fällen, in denen das Titanitrid aus TiN und TiN (O) besteht, reduziert werden.

Entsprechend einem weiteren Gesichtspunkt der vorliegenden Erfindung kann die Dicke der oberen leitenden Schicht reduziert werden. Darum kann die auf der oberen leitenden Schicht ausgebildete Schicht ihre Stufe reduziert bekommen. Da die Stufe in der Schicht reduziert werden kann, kann eine Verbindungsunterbrechung der Verbindungsschicht, die auf dieser Schicht ausgebildet ist, verhindert werden.

Patentansprüche

1. Verfahren zur Herstellung einer Verbindungsstruktur für leitende Schichten einer Halbleitervorrichtung, die eine obere leitende Schicht (73) und eine untere leitende Schicht (59) elektrisch verbindet, mit folgenden Schritten:
 selektives Ätzen einer auf der unteren leitenden Schicht (59) ausgebildeten Isolierschicht (61) zur Ausbildung eines Durchgangsloches (63), welches die untere leitende Schicht (59) erreicht,

- wobei eine natürliche Oxidschicht (67) auf der unteren leitenden Schicht (59) in dem Durchgangsloch (63) ausgebildet wird, Ausbildung einer Titansilizidschicht (69) auf der natürlichen Oxidschicht (67), zur Reduzierung der natürlichen Oxidschicht (67), mit einem CVD-Verfahren unter Benutzung eines Titan enthaltenden Gases und eines Silizium enthaltenden Gases, oder mit einem Sputterverfahren mit Titansilizid als Target, Ausbildung einer leitenden Verbindungsschicht (71) in dem Durchgangsloch (63) zum elektrischen Verbinden der oberen leitenden Schicht (73) und der unteren leitenden Schicht (59), und Ausbildung der oberen leitenden Schicht (73) auf der Isolierschicht (61) zum elektrischen Verbinden mit der leitenden Verbindungsschicht (71).
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die leitende Verbindungsschicht (71) durch ein CVD-Verfahren ausgebildet wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die leitende Verbindungsschicht (71) TiN oder Ti aufweist.
4. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der Schritt zur Reduzierung der natürlichen Oxidschicht (67) den Schritt der Ausbildung einer Titansilizidschicht (69) auf der Isolierschicht (61), auf der Seitenwand des Durchgangsloches (63), und auf der natürlichen Oxidschicht (67) durch ein CVD-Verfahren unter Benutzung eines Titan enthaltenden Gases und eines Silizium enthaltenden Gases, oder durch ein Sputterverfahren mit Titansilizid als Target, zum Reduzieren der natürlichen Oxidschicht (67) durch die auf der natürlichen Oxidschicht (67) ausgebildete Titansilizidschicht (69) aufweist,
- wobei der Schritt der Ausbildung der leitenden Verbindungsschicht (71) den Schritt der Ausbildung einer leitenden Verbindungsschicht (71) auf der Titansilizidschicht (69) zum Füllen des Durchgangsloches (63), und das Wegätzen der Titansilizidschicht (69) und der leitenden Verbindungsschicht (71) auf der Isolierschicht (61) aufweist.
5. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die obere leitende Schicht eine TiN-Schicht (99) aufweist.
6. Verfahren nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die obere leitende Schicht eine Zweischichtstruktur aus einer TiN-Schicht (99) und einer W-Schicht (105) aufweist.
7. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Schritt der Reduzierung der natürlichen Oxidschicht (67) den Schritt der selektiven Ausbildung einer Titansilizidschicht (81) auf der natürlichen Oxidschicht (67) durch ein selektives CVD-Verfahren zur Reduzierung der natürlichen Oxidschicht (67) aufweist.
8. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Schritt der Reduzierung der natürlichen Oxidschicht (67) den Schritt der Ausbildung einer Titansilizidschicht (97) auf der Isolierschicht (101), auf der Seitenwand des Durchgangsloches (103), und auf der natürlichen Oxidschicht (67) durch ein CVD-Verfahren unter Benutzung eines Titan enthaltenden Gases und eines Silizium enthaltenden Gases, oder durch ein Sputterverfahren mit Titansilizid als Target, zur Reduzierung der natürlichen Oxidschicht (67) durch die Titansilizidschicht (97) auf der natürlichen Oxidschicht (67) aufweist,
- wobei der Schritt der Ausbildung der leitenden Verbindungsschicht den Schritt der Ausbildung der leitenden Verbindungsschicht (99) auf der Titansilizidschicht (97) zum Auffüllen des Durchgangsloches (103) aufweist,
- wobei der Schritt der Ausbildung der oberen leitenden Schicht die Schritte der Ausbildung einer anderen leitenden Schicht (105) auf der, auf der Isolierschicht (101) verbleibenden, leitenden Verbindungsschicht (99), und die Strukturierung der Titansilizidschicht (97), der leitenden Verbindungsschicht (99), und der anderen leitenden Schicht (105) zur Ausbildung der oberen leitenden Schicht aufweist.
9. Verfahren nach Anspruch 8, dadurch gekennzeichnet, daß die andere leitende Schicht (105) Wolfram aufweist.
10. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Schritt der Reduzierung der natürlichen Oxidschicht (67) den Schritt der Ausbildung einer Titansilizidschicht (113) auf der Isolierschicht (117), auf der Seitenwand des Durchgangsloches (119), und auf der natürlichen Oxidschicht (67) durch ein CVD-Verfahren unter Benutzung eines Titan enthaltenden Gases und eines Silizium enthaltenden Gases, oder durch ein Sputterverfahren mit Titansilizid als Target, zur Reduzierung der natürlichen Oxidschicht (67) durch die Titansilizidschicht (113) auf der natürlichen Oxidschicht (67) aufweist,
- wobei der Schritt der Ausbildung der leitenden Verbindungsschicht den Schritt der Ausbildung der leitenden Verbindungsschicht (115) auf der Titansilizidschicht (113) zum Auffüllen des Durchgangsloches (119) aufweist,
- wobei der Schritt der Ausbildung der oberen leitenden Schicht den Schritt der Strukturierung der leitenden Verbindungsschicht (115) und der Titansilizidschicht (113) auf der Isolierschicht (117) zur Ausbildung der oberen leitenden Schicht aufweist.
11. Verfahren nach Anspruch 1, gekennzeichnet durch Ausbildung der leitenden Verbindungsschicht (129) auf der Titansilizidschicht (127),
- Ausbildung einer begrabenen leitenden Schicht (131) auf der leitenden Verbindungsschicht (129) zum Auffüllen des Durchgangsloches (135), und
- den Schritt des Wegätzens der Titansilizidschicht (127) auf der Isolierschicht (133), der leitenden Verbindungsschicht (129), und der begrabenen leitenden Schicht (131).
12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß die begrabene leitende Schicht (131) Wolfram aufweist.
13. Verbindungsstruktur für leitende Schichten einer Halbleitervorrichtung zum elektrischen Verbinden einer oberen leitenden Schicht (73) und einer unteren leitenden Schicht (59) gekennzeichnet durch

eine Isolierschicht (61), ausgebildet auf der unteren leitenden Schicht (59), mit einem Durchgangsloch (63), welches die untere leitende Schicht (59) erreicht.

einer Titansilizidschicht (69), ausgebildet auf der unteren leitenden Schicht (59) in dem Durchgangsloch (63), einer leitenden Verbindungsschicht (71), aus TiN oder Ti in dem Durchgangsloch (63) ausgebildet, und die

Titansilizidschicht (69) und die obere leitende Schicht (73) elektrisch verbindend, wobei TiN (O) in dem

Durchgangsloch (63) nicht existiert, wobei die obere leitende Schicht (73), die mit der leitenden Verbindungsschicht (71) elektrisch verbunden ist, auf der Isolierschicht (61) ausgebildet ist.

14. Eine leitende Verbindungsstruktur nach Anspruch 13, dadurch gekennzeichnet, daß die Seitenwand des Durchgangsloches (63) eine darauf ausgebildete Titansilizidschicht (69) hat.

15. Leitende Verbindungsstruktur nach Anspruch 13, dadurch gekennzeichnet, daß die untere leitende Schicht (59) einen Silizium enthaltenden Störstellenbereich aufweist.

16. Verbindungsstruktur für leitende Schichten nach Anspruch 13, dadurch gekennzeichnet, daß die untere leitende Schicht (59) einen Source/Drain-Bereich aufweist.

17. Verbindungsstruktur für leitende Schichten nach Anspruch 13, dadurch gekennzeichnet, daß die leitende Verbindungsschicht (99) und die obere leitende Schicht (99) aus dem gleichen Material gebildet sind.

18. Leitende Verbindungsstruktur nach Anspruch 17, dadurch gekennzeichnet, daß die obere leitende Schicht desweiteren eine andere leitende Schicht (105) enthält.

19. Leitende Verbindungsstruktur nach Anspruch 18, dadurch gekennzeichnet, daß die andere leitende Schicht (105) Wolfram aufweist.

20. Leitende Verbindungsstruktur nach Anspruch 13, dadurch gekennzeichnet, daß die leitende Verbindungsschicht (131) Wolfram aufweist.

21. Verfahren zur Herstellung einer leitenden Verbindungsstruktur einer Halbleitervorrichtung, die eine obere leitende Schicht (153) und eine untere leitende Schicht (143) elektrisch verbindet, gekennzeichnet durch

selektives Ätzen einer auf der unteren leitenden Schicht (143) ausgebildeten Isolierschicht (147) zur Ausbildung eines Durchgangsloches (151), welches die untere leitende Schicht (143) erreicht.

Auffüllen des Durchgangsloches (151) mit einer leitenden Verbindungsschicht (149) aus ausschließlich TiN, ausschließlich Ti, oder ausschließlich TiSi_2 durch ein CVD-Verfahren und Ausbildung der oberen leitenden Schicht (153) aus einer Einzelschichtstruktur auf der Isolierschicht (147), die elektrisch mit der leitenden Verbindungsschicht (149) verbunden ist.

22. Verfahren nach Anspruch 21, dadurch gekennzeichnet, daß die leitende Verbindungsschicht (195) und die obere leitende Schicht (195) aus dem gleichen Material gebildet sind.

Hierzu 16 Seite(n) Zeichnungen

FIG.1

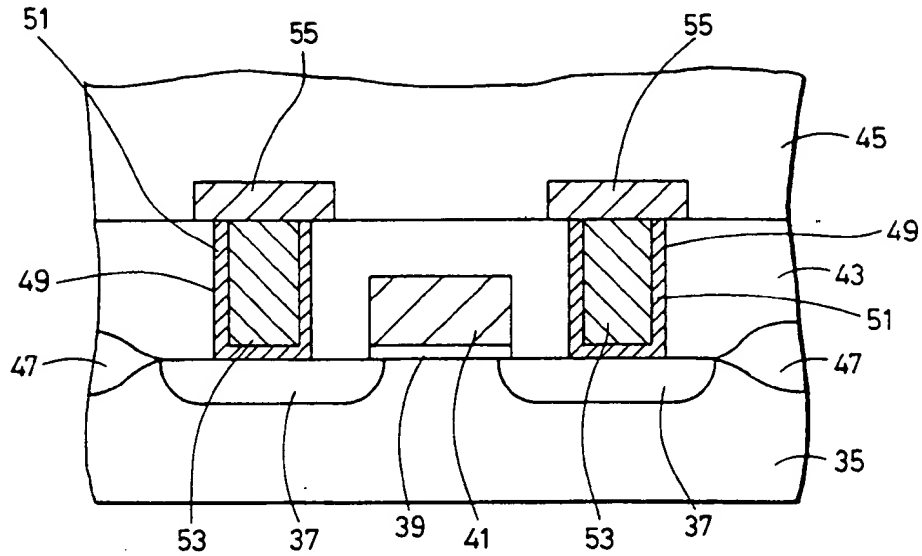


FIG.2

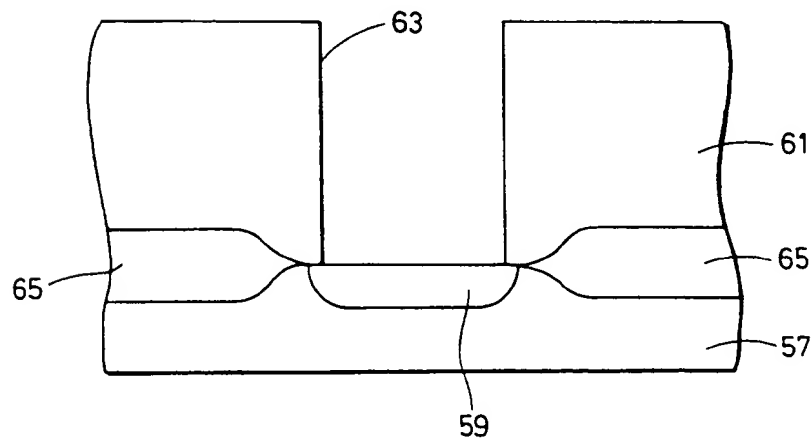


FIG.3

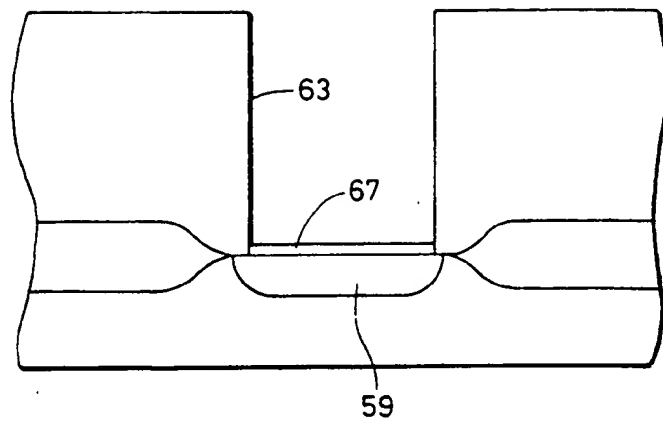


FIG.4

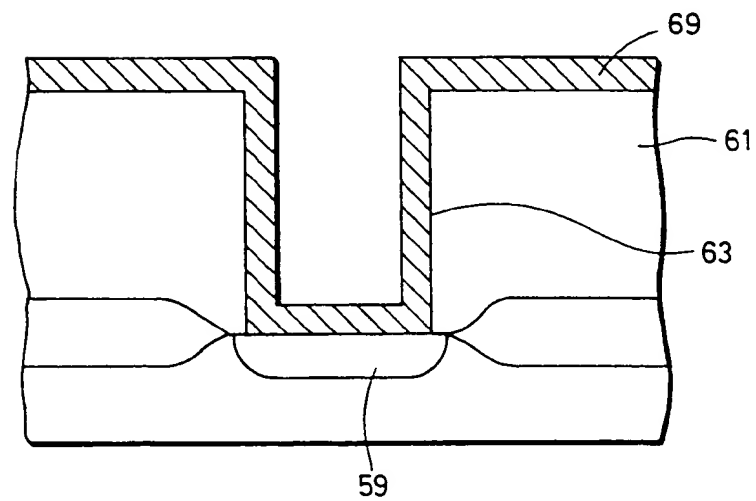


FIG. 5

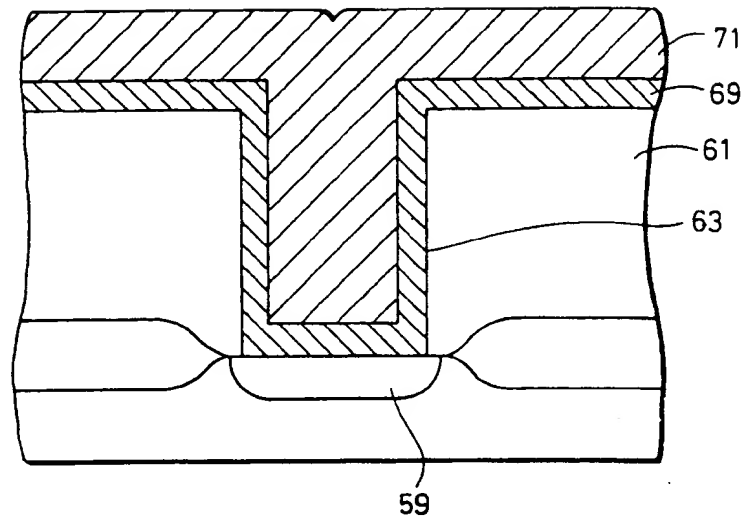


FIG. 6

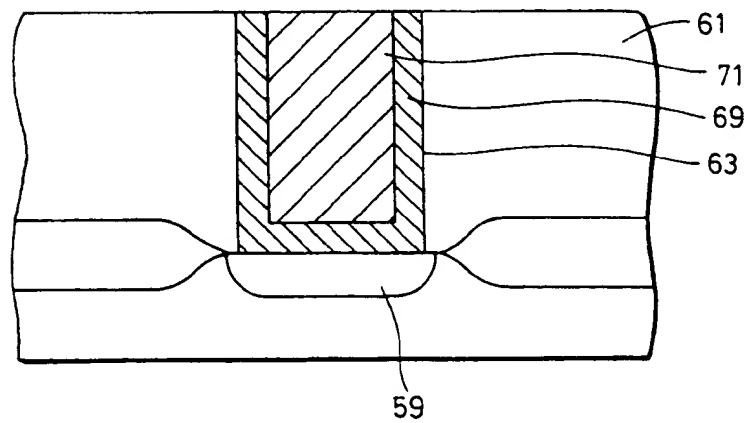


FIG. 7

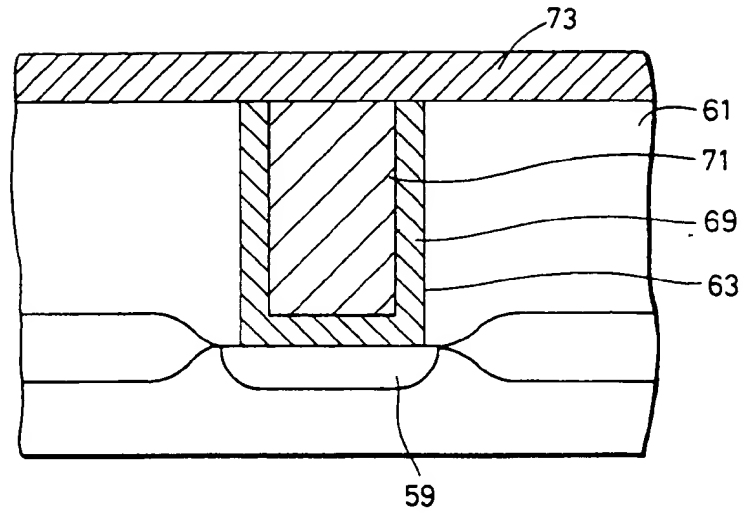


FIG. 8

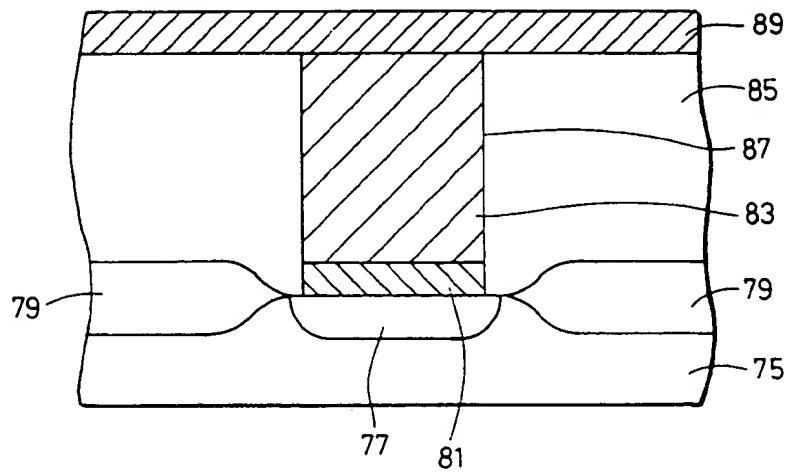


FIG.9

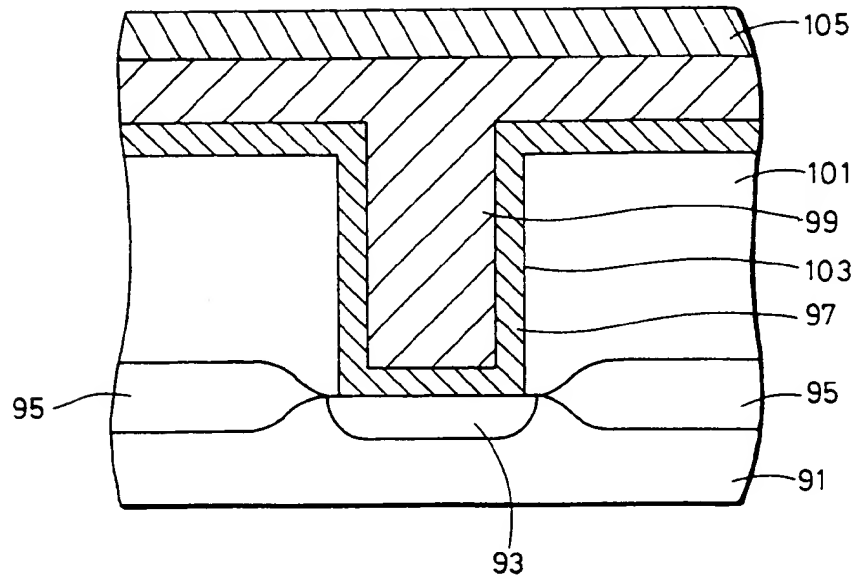


FIG.10

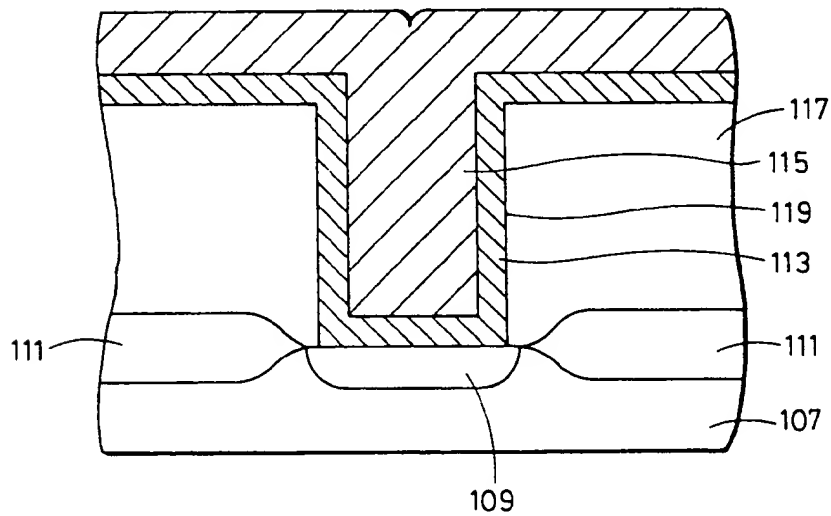


FIG.11

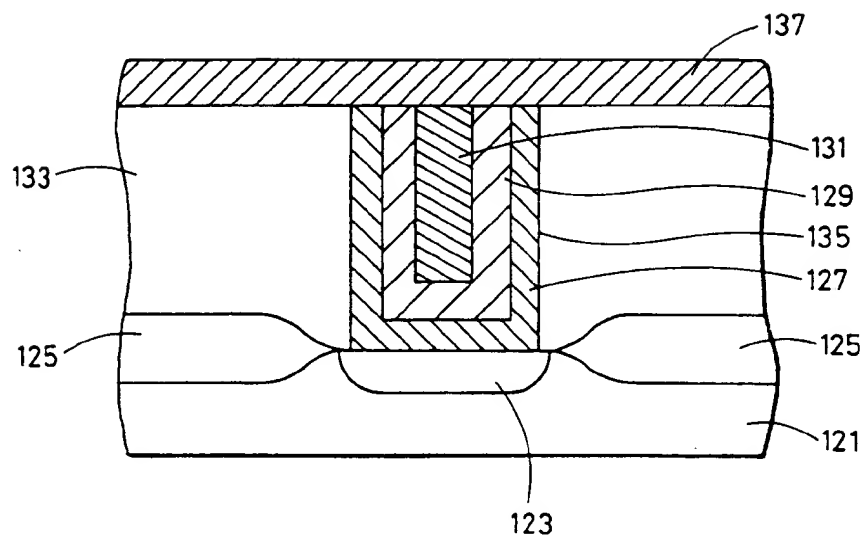


FIG. 12

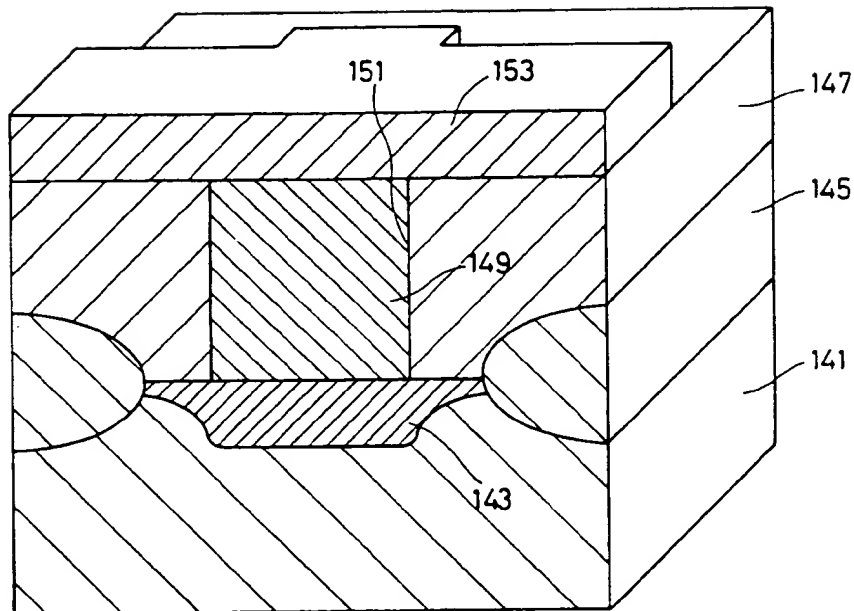


FIG. 13

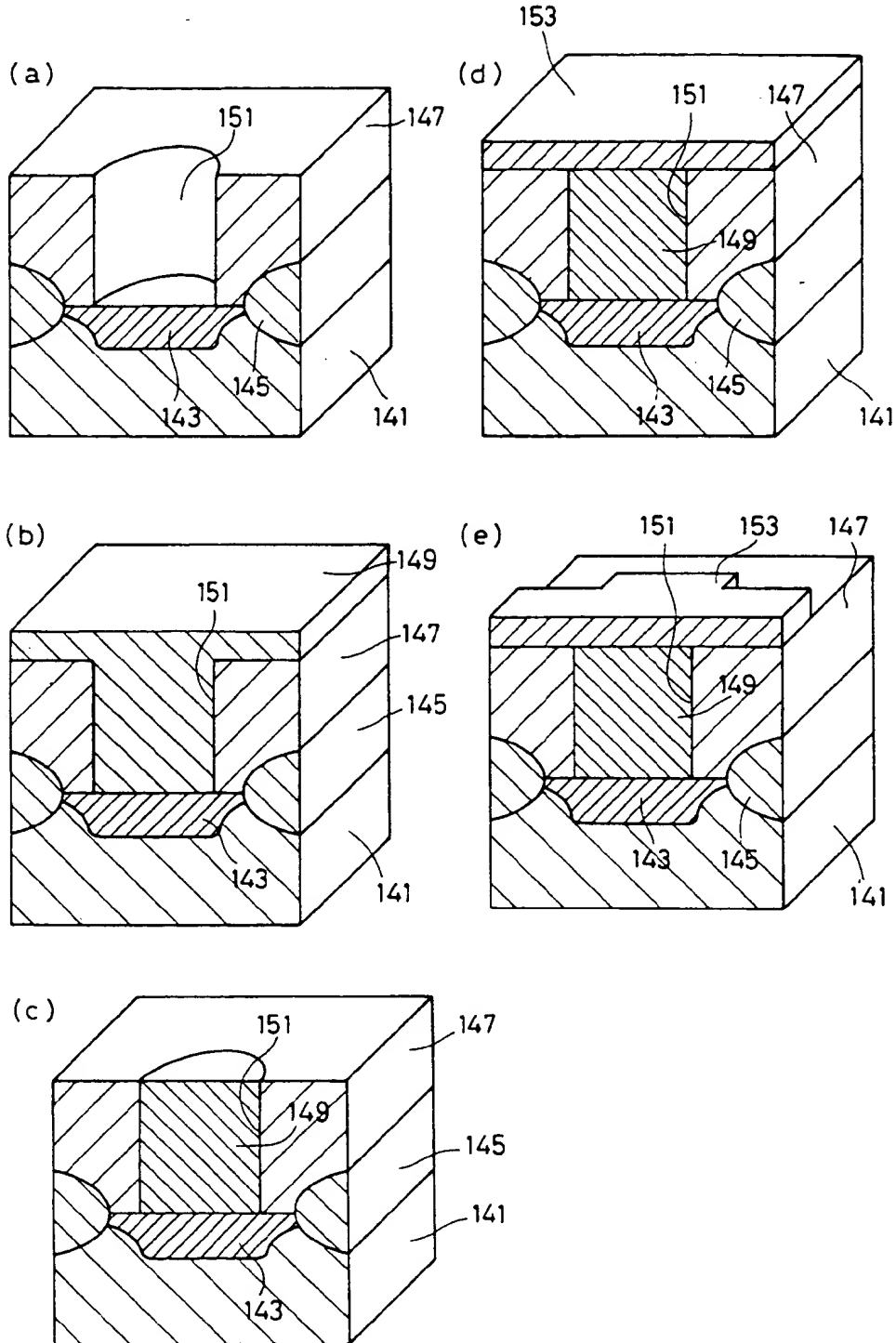


FIG.14

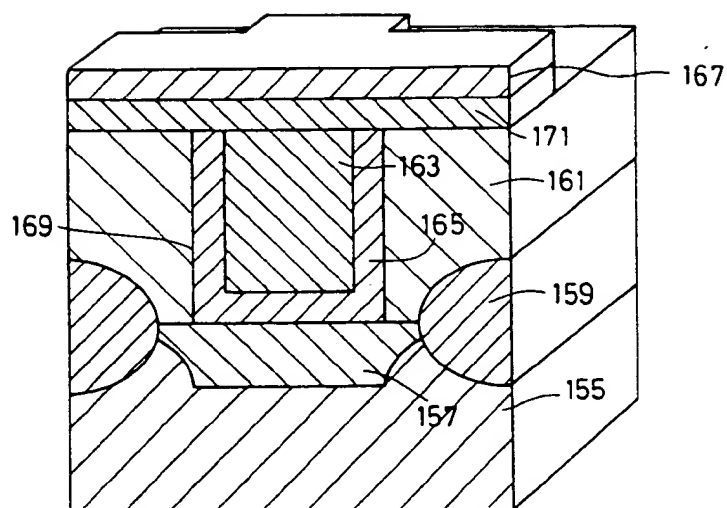


FIG.15

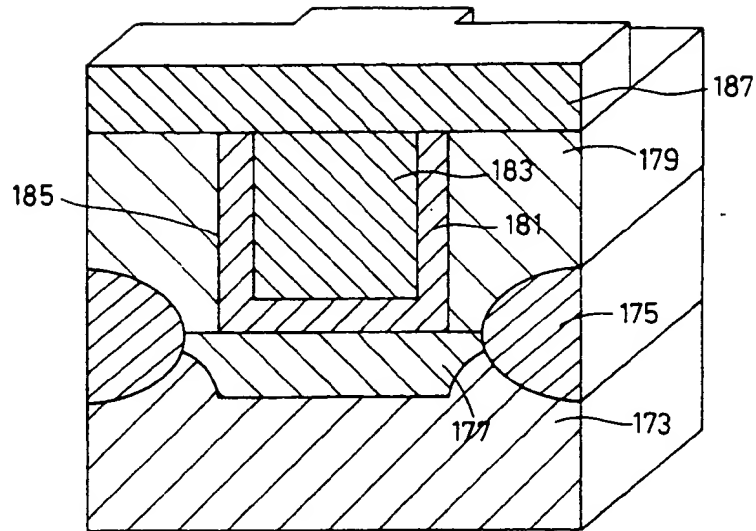


FIG.16

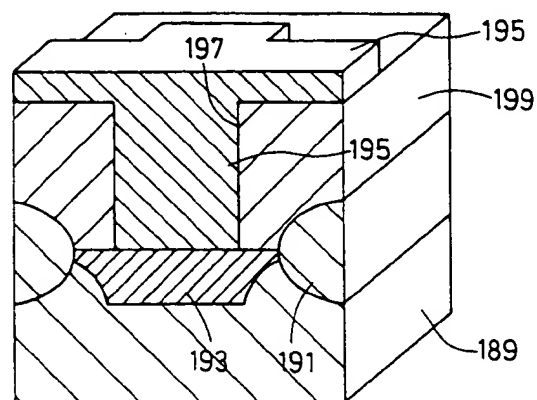


FIG.17

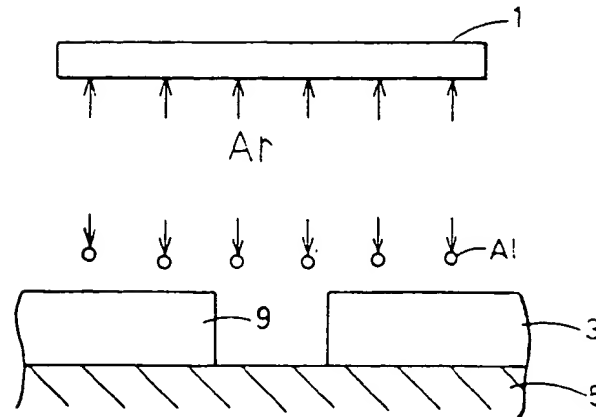


FIG.18

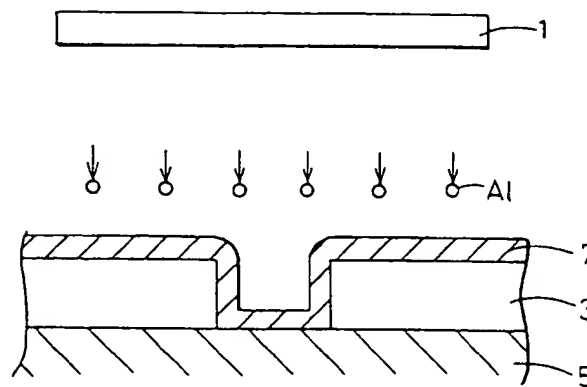


FIG.19

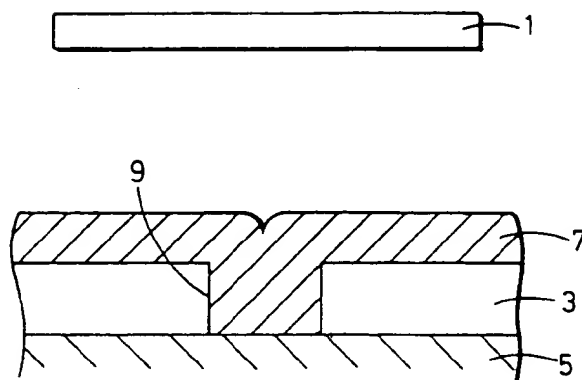


FIG. 20

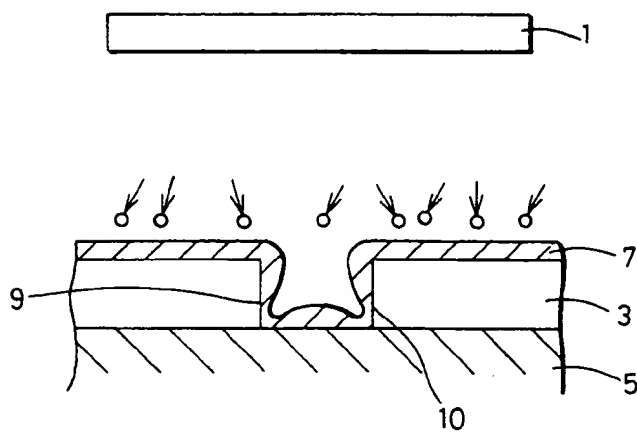


FIG. 21

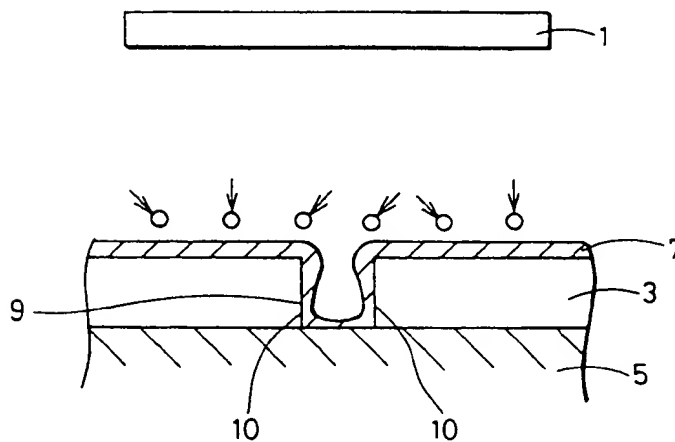


FIG. 22

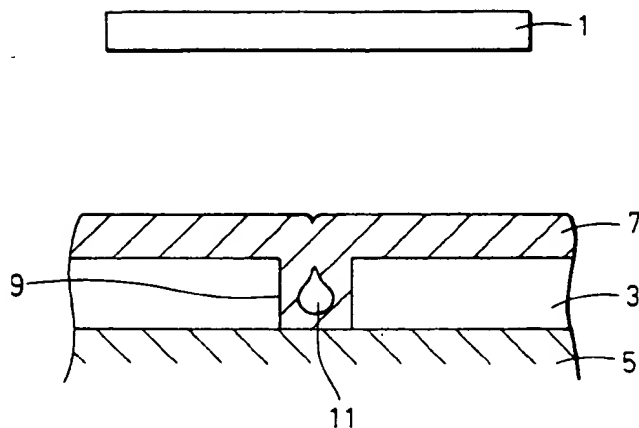


FIG. 23

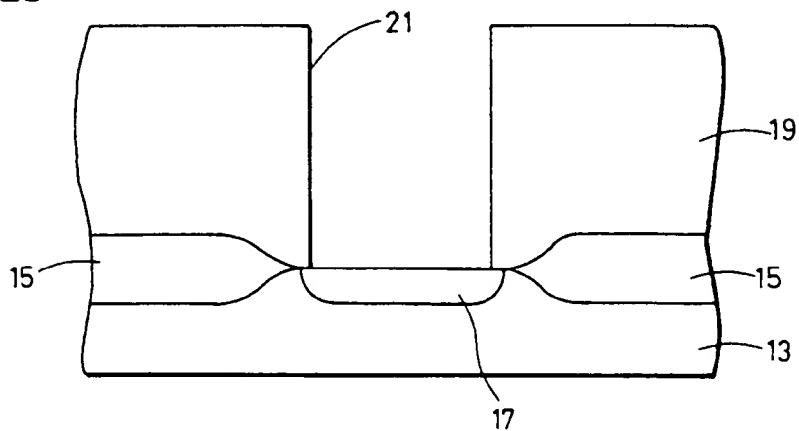


FIG. 24

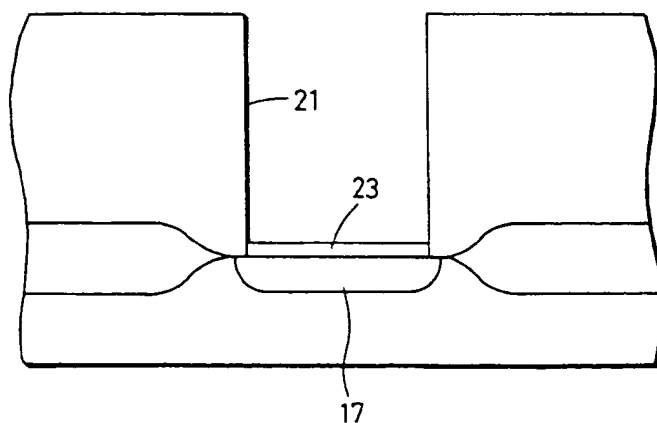


FIG. 25

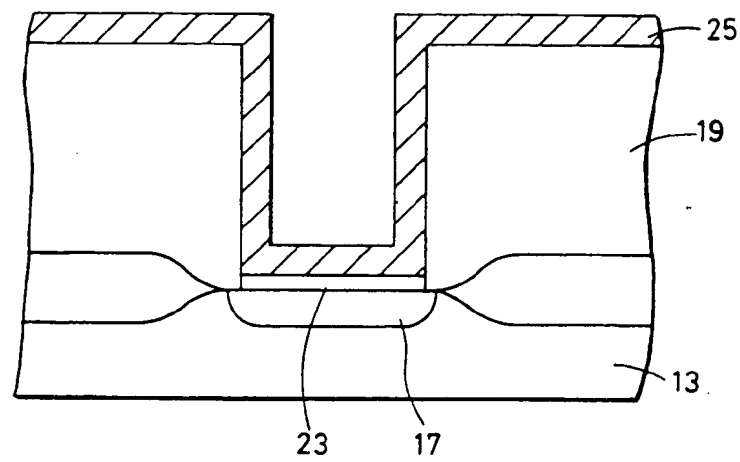


FIG. 26

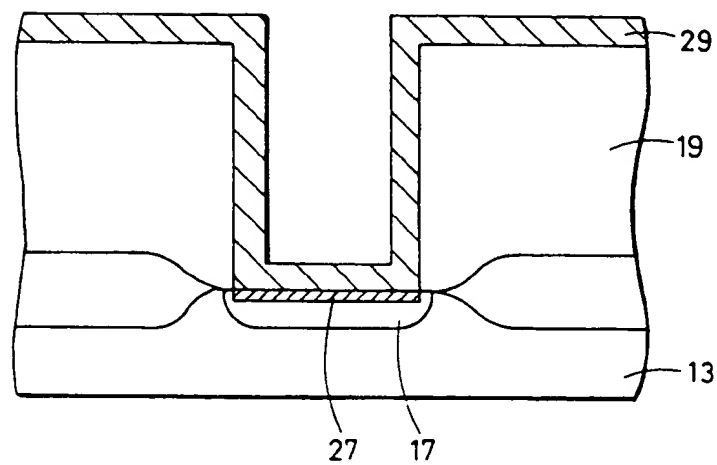


FIG.27

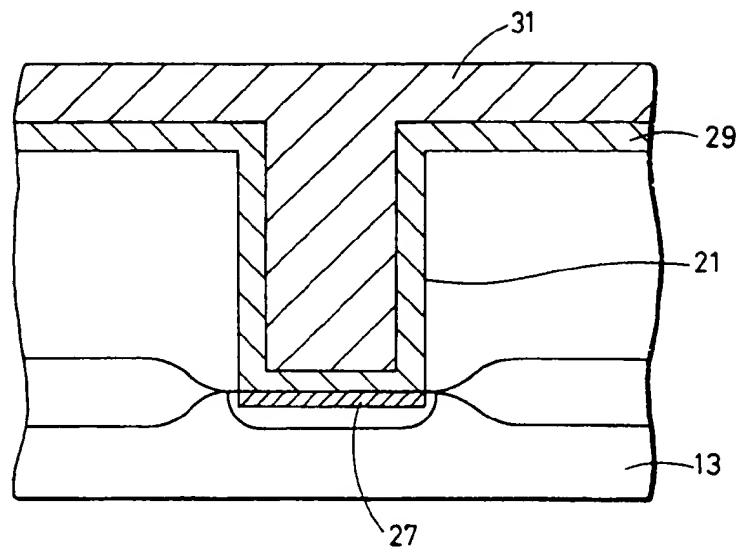


FIG. 28

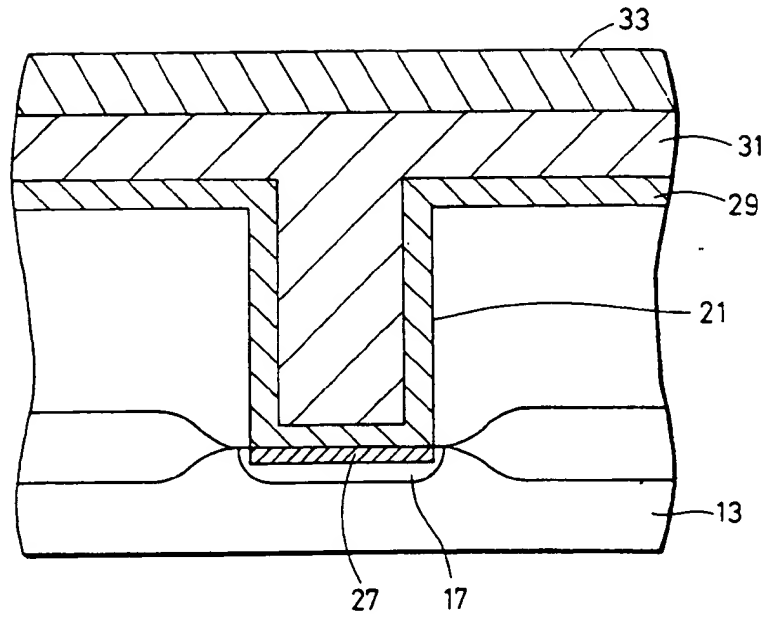


FIG. 29

